

Reference B

Japanese Patent Public Disclosure No. 18409/1976

Date of Public Disclosure: February 14, 1976

Application No. 89890/1974

Application Date: August 7, 1974

Inventor: Masatsugu Shinozaki

Applicant: Hitachi Ltd.

Title: Data Transfer Apparatus

Claim:

A data transfer apparatus having a transmission control circuit for performing data transmission to a line and a receiving control circuit for receiving data from a line in a line side, and having a device control portion for transmitting data to a device in a device side, said data transfer apparatus comprising,

a receiving buffer for temporarily storing received data input through said receiving control circuit,

a receiving buffer control portion for controlling said receiving buffer,

an expansion circuit for expanding said received data,

a compression circuit for compressing said transmitted data input through said device control portion,

a transmission buffer for temporarily storing data provided by said compression circuit, and

a transmission buffer control portion for controlling

BEST AVAILABLE COPY

STK V.EMC
STK 07882

said transmission buffer, whereby, when a plurality of the same characters are repeated, all except one of the characters are deleted and a special function character is generated and a character count data is for restoring the deleted characters.

公開特許公報

特許 12
昭 49. 8. 7

特許長官署
発明の名称 データ通信転送装置

発明者

神奈川県秦野市横山下1番地
株式会社 日立製作所神奈川工場内
監修機器部

特許出願人

東京都千代田区丸の内一丁目5番1号
株式会社 日立製作所
吉山 博吉

代理人

東京都千代田区丸の内一丁目5番1号
株式会社 日立製作所内
電話東京 270-2111(大代表)
(03) 270-2111

⑪特開昭 51-18409

⑬公開日 昭51.(1976) 2.14

⑫特願昭 49-81890

⑭出願日 昭49.(1974) 8. 7

審査請求 未請求 (全5頁)

庁内整理番号

7240 50
6446 56

⑮日本分類

A63A1
A63B0

⑯Int.CI:

H04B 1/00
H04B 1/66
H04L 23/00

文字カウントデータを付すようしたデータ通信転送装置。

3 発明の詳細な説明

本発明はデジタルデータの受信を行なう装置において、これら装置間を結ぶデータ転送路の有効利用をはかるデータ通信転送装置に関する。

最近データ通信分野における伝送情報量は、増加の一途をたどっている。この増加に対して、従来の設備方式では対処しきれなくなつており、この対応策として、回線のスピードを上げる、回線手順に全二重方式を採用する、搬送受信データに加工を施し、データ長を短くして送受信を行なう、等の方法が採られている。しかし、上記(1)、(2)の方法によれば、回線の処理能力をそのまま利用するだけであつて、回線の処理能力によつて制限され、回線の能力以上には増加できない欠点がある。これに対し、上記(1)の方法によれば、データ長が短くなるため、全体としては回線の処理能力以上にデータの転送が可能となる。上記(1)の方法は、従来電子計算機間の通信において一品

明細書

1 発明の名称 データ通信転送装置

2 特許請求の範囲

回線に対しデータの送信を行なわしめる送信制御回路と回線からのデータの受信を行なわしめる受信制御回路とを回路間に有し、デバイスとの前記データの転送を行なわしめるデバイス制御部をデバイス間に有するデータ転送装置において、受信制御回路を介して戻入する受信データを一時記憶する受信バッファと、該受信バッファを制御する受信バッファ制御部と、前記受信データを伸長せしめるエクスパンション回路と、デバイス制御部を介して入力された前記送信データを縮小するコンプレッション回路と、該コンプレッション回路から与えられたデータを一時記憶する送信バッファと、該送信バッファを制御する送信バッファ制御部とを有し、直前の同一文字が連続するとき、これら同一文字のうち1文字を長じて他の文字を削除せしめ、削除した事を示す特殊機能キャラクタと削除した文字を復元するための

利用されており、以下その従来例を説明すると、あらかじめ、電子計算機と間で、データ加工のアルゴリズムを取決めておき、それを、ソフトウェアで実現する。例えば、送信するスペースを省く場合などは、その個数だけを相手側に知らせ、相手側では、その個数だけのスペースが過られてきたものと認識する、といったアルゴリズムである。

この技術は、ソフトウェアの効力が必要となるので、送受信装置としては、プログラム制御可能なものがしか許されないことになり、汎用性に乏しい。また電子計算機が送受信装置として代用されることは、一般的には、それが専用的な使用目的を持つため、このデータ加工のためのオーバヘッドが増加することになり、他の仕事の処理時間に影響を及ぼすことになってしまい、待機とは言い難い。さらに、これらの処理を行なうためのシステム、プログラムエリアの確保も必要となり、ユーザーの使用可能なメモリエリアが縮少されるという欠点もある。

本発明の目的にかこうた点に鑑み、相手側にてデータ転送の実現を持たせることなく、データ回路が可能なデータ転送装置を提供するにあつる。

上記目的を達成するため、本発明は、送信側回路部とデバイス制御部間に、送信バッファ、送信バッファ制御部、コンプレッション(compression)回路部を設け、受信側回路部とデバイス制御部との間に受信バッファ、受信バッファ制御部、エクスパンション(expansion)回路部を設け、複数の同一文字が連続するとき、その連続文字を文字数に値を替えることにより伝送データ量を減少する手段としている。

以下図に従い本発明を詳細に説明する。第1図は本発明の一実施例を示すブロック図を示す。第1図において、回路から受信されたデータにモデムインターフェイス回路1、受信制御回路部2を介し、受信バッファ制御部3により受信バッファ4に蓄えられる。受信データは受信制御回路部2により受信に備する限りの抽出が適宜行なわれ、最後のキャラクタ(文字)を受信し、限りが無いこ

とを発認すると、相手側との受信動作は終了する。受信の終了と同時に、受信バッファ4からのデータは、エクスパンションS(EXPANSION)回路部に順次取り出され、デバイスに送出すべきデータ形式に纏められ、デバイス制御部10に送り出される。

また、送信の場合、デバイスからのデータは、デバイス制御部10を経由し、コンプレッション(COMPRESSION)回路部9に送り込まれる。このコンプレッション回路部9により、データは、送信時のフォーマットに纏められ、送信バッファ制御部7の制御により、送信バッファ8に順次蓄えられる。デバイス側からの送信データの伝送終端に達し、制御部7は、送信制御回路部6に送り、データは、送信バッファ8から順次取り出され、モデムインターフェイス回路部1を経由し、回線上に送出される。また、不規則的にみては、送受信データの繰り返しエイク方式を直面、水平パリティ方式と仮定して述べる。

第2段に、本発明実施例前(○で示す)と、実施例(△で示す)の送受信データフォーマットを

示す。これらはいずれも「STX」という伝送制御キャラクタで始まり、「ETX」という伝送制御キャラクタである一つのテキストであるが、このテキスト中にある、連続する6字のキャラクタ「C」が、上のテキスト中では、「ESC」「C」「H」などの形で表現されている。このように、テキスト中の連続するキャラクタは、本発明実施例には必ず「ESC」*「*」という形で表わされ、既テキスト後の短縮化が行なわれる。但し「ESC」*「*」という形で表わされるのは、同一キャラクタが3個以上連続した場合だけである。「ESC」*「*」というシーケンスは、本実施例での約束で、必ず連続する同一キャラクタを省略したことを示すため、再接続キャラクタ ESC を先行させ、次に続くキャラクタで省略キャラクタを代表させ(ここでは「*」で示す)、そして、最後に何文字省略されたかを、14進(ここでは「*」で示す)で文字カウントデータに示したものである。したがつて、一般的に受信時にみて、受信制御回路部では「ESC」で続くキャラクタについては、最適ペリティチェックの

みしか、出力制御を行なわざと異条件で受信バッファに書き込む。送受信されるデータは、一般に、第2図のとおり形式のとて第1図の受信バッファ4、送信バッファ8に書きえられる。また第2図のとおりの例において、「ETX」の後である「BCC」は、水平ペリティを示している。

次に、前記した「ESC」「*」「*」というシーケンスなどのようにして装置内で扱われるか、第3図、第4図を用いて説明する。

第3図は、エクスパンション回路部5のプロック図である。受信されたデータは、まず、エクスパンション制御部14からの指令により、受信バッファ4から、順次取り出される。取り出されたデータは、レジスタB(以下REGBと略す)11にまず格納され、DECODER13により「ESC」かどうかの判定が行なわれる。判定中にREGB11の内容は、レジスタA(以下REGAと略す)12に移り、判定結果を持つことになる。ここで、「ESC」でなければ、REGA12の内容は、デバイス制御部10を経由して、該当デバイスに送られる。もし「ESC」であるなら、

その旨の報告が、ニクスパンション制御部14に送られる。ニクスパンション制御部14は、これを受けて、データの传送動作を指示する。まず、REGB11の内容が、REGA12に移され、次のデータが受信バッファ4よりREGB11に格納される。この間デバイス制御部10へのデータ出力は禁止される。次のタイミングでCOUNTER15の内容をクリアするとともに受信バッファ4からの次のデータの読み出しを禁止する旨の指令が、受信バッファ制御部3に送られる。次のタイミングで、REGA12の内容は、デバイス制御部10を通り、デバイスに出力され、COUNTER15の内容が1づつ2進加算され、その結果とREGB11の内容とで、比較回路16により、2進比較が行なわれる。以下の動作を繰り返し、COUNTER15の内容と、比較回路16の内容が一致した時、この動作の終了準備がなされる。そしてREGB11と、REGA12の内容が全てクリアされた時、この動作は、終結し、その後受信バッファ4からの読みしが再開される。このようにして、受信データは、正常な形式で収集される。

第4図は、送信時に第2図のとおりのデータフォーマットを作成するためのコンプレッション回路部9のプロック図である。デバイス制御部10から送られてくるデータは、レジスタA(以下REGAと略す)21に格納され、レジスタB22(以下REGBと略す)の内容と、比較回路23により比較される。但しデバイス制御部10からの最初のキャラクタードットについては、コンプレッション制御部28の制御により、無条件にREGB22に移される。比較した結果が等しければ、COUNTER24の内容が、1づつ2進加算され、もし等しくなければ、COUNTER24の内容は、0にクリアされる。しかも、COUNTER24の内容は、COUNTER検出部25により空視されていて、COUNTER24の内容が、3となつた時、COUNTER検出部25より、コンプレッション制御部28にその旨知らされ、データの圧縮動作の準備がなされる。しかし、この時REGB22の内容を送信バッファ8に書き込む動作は、抑止されてはいない。そして、COUNTER24の内容は、比較回路23より等しいことが知らされるたびに、1づつ2進加

算が現けられる。COUNTER検出部25から、COUNTER24の内容が3となつた旨の報告が行なわれている条件のもとで、比較回路23から、データが等しくない旨の報告があるたびに、COUNTER24の内容は保持され、それと同時に、コンプレッション制御部28から、送信バッファ制御部7へ送信バッファ書き込み禁止要求が出る。これが受付けられた後、メモリアドレスレジスタ(以下MRと略す)30の内容から、COUNTER24の内容を計算部27で計算させ、結果をMR30へ格納すると同時に、文字発生部26より「ESC」キャラクタを発生させ、それをメモリレジスタ(以下MRと略す)29に格納し、送信バッファ制御部7にキャラクタの書き込み要求を出す。このキャラクタの送信バッファ8への書き込み終了後、MR29にREGB22の内容を移し、送信バッファ8内の「ESC」を書き込んだ次のエリアにこれを書き込み、次にCOUNTER24の内容を、同様に送信バッファ8に書き込む。その後、4のCOUNTER24の内容及びREGB22の内容をクリアし、データの圧縮動作を終結する。これ以後、REGA21の内容

4…受信バッファ、5…エクスパンション回路部、
6…送信制御回路部、7…送信バッファ制御部、
8…送信バッファ、9…コンプレッション回路部、
10…デバイス制御部、ESC…特殊機能キャラクタ、
A…文字カウントデータ、B…省略キャラクタ。

を REGA 22 に移し、デバイス制御部 10 からデータを REGA 21 に格納し、前記した動作にもどる。

以上はデータ通信の場合について説明したが、他のデジタルデータの受受を行なう装置間にも同様に通用できることはいうまでもない。

以上説明した如く、本発明によれば、処理装置にデータ伸縮の動作を行なわせることなく、データ伸縮が可能となり、データ転送路を有効に使用することができる。特に複数の装置が一つの転送路を共有して情報交換を行なうときその効果は顯著である。具体的効果としては転送データ量が少なくなるため転送路に起因するデータ誤りの発生が少なくなる。

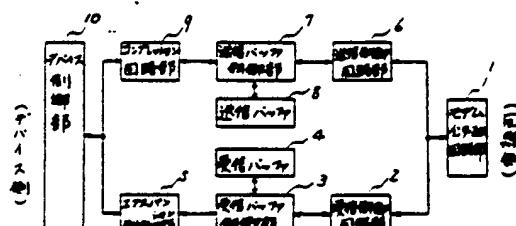
4 図面の簡単な説明

第 1 図は本発明による一実用例を示すブロック図、第 2 図はデータ伸縮の状態を示す図、第 3 図は第 1 図のエクスパンション回路部の詳細ブロック図、第 4 図は第 1 図のコンプレッション回路部の詳細ブロック図である。

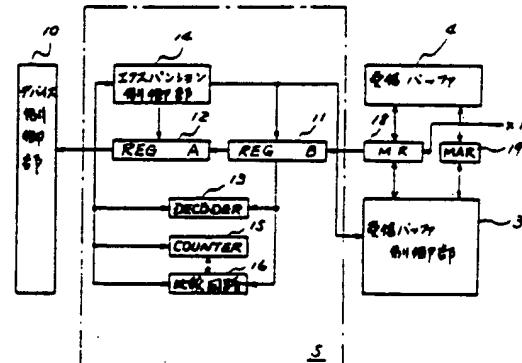
2…受信制御回路部、3…受信バッファ制御部、

代理人弁理士 鹿田利幸

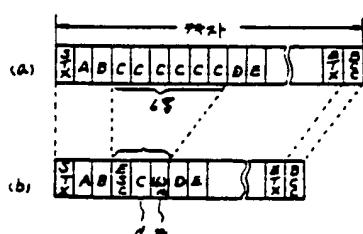
オ1図



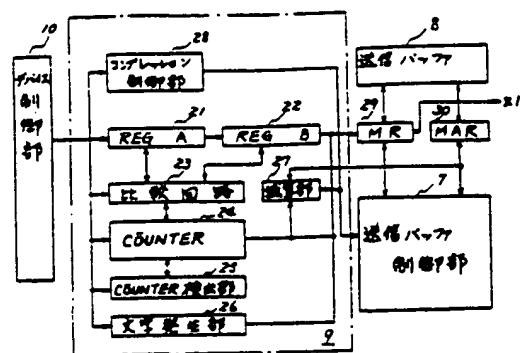
オ3図



オ2図



四四



添附書類の目録

100	0	10
100	0	14
100	0	12
100	0	12

前記以外の光明者、特許出願人等の代理人

明者

THIS PAGE BLANK (USPTO)